

**Examen Halfgeleiderdevices (121706)**

**Datum:** Woensdag, 15-04-2009

**Tijd:** 13:30-17:00 voor volledig tentamen\*)

**Plaats:** SC 0 (Sportcentrum)

Dit tentamen omvat 4 onderdelen:

Halfgeleider Fysica	Vraagstuk 1
PN-overgang	Vraagstuk 2
Bipolaire Transistor	Vraagstuk 3
MOS Transistor	Vraagstuk 4

Studenten die in het curriculum 2008/09 een voldoende hebben gehaald voor de WASP test mogen vraagstuk 2 overslaan. In dat geval worden alleen de vraagstukken 1, 3 en 4 meegeteld voor het uiteindelijke tentamencijfer.

U wordt verzocht op uw tentamenformulier en tentamenbriefje aan te geven voor welk vak u tentamen doet.

Beschikbare tijd voor het tentamen:

Indien 3 vraagstukken worden gedaan:	3 uur tot 16.30 uur *)
Indien 4 vraagstukken worden gedaan:	3.5 uur tot 17.00 uur

Bijgeleverd: Formule en constantenblad.

Succes met het tentamen !!!

## Constants and equations Semiconductor Device Physics

Elementary charge:	$q=1.6 \cdot 10^{-19} \text{ C}$
Thermal voltage equivalent (@ room temperature):	$u_T=kT/q=0.025 \text{ V}$
Dielectric constant (permittivity) Silicon:	$\epsilon_{Si}=10^{-12} \text{ F/cm}$
Dielectric constant (permittivity) Silicon dioxide:	$\epsilon_{ox}=3.5 \cdot 10^{-13} \text{ F/cm}$
Intrinsic carrier concentration (if not given):	$n_i = \sqrt{2} \cdot 10^{10} \text{ cm}^{-3}$
Electron diffusion constant (if not given):	$D_n=30 \text{ cm}^2/\text{s}$
Hole diffusion constant (if not given):	$D_p=10 \text{ cm}^2/\text{s}$
Electron mobility (if not given):	$\mu_n=1200 \text{ cm}^2/\text{Vs}$
Hole mobility (if not given):	$\mu_p=350 \text{ cm}^2/\text{Vs}$

### 1. Semiconductor Physics (spatially in one dimension)

Fermi-Dirac distribution	$f(E) = \frac{1}{1 + \exp\left(\frac{E - E_F}{kT}\right)}$
Density of states (if not given)	$g(E) \sim 10^{47} \sqrt{E}$
Carrier concentrations	$n = N_C \exp\left(\frac{E_F - E_C}{kT}\right) = n_i \exp\left(\frac{E_F - E_{FI}}{kT}\right)$ $p = N_V \exp\left(\frac{E_V - E_F}{kT}\right) = n_i \exp\left(\frac{E_{FI} - E_F}{kT}\right)$
Electrostatic potential	$\psi = -\frac{E_{FI}}{q}$
Fermi potential	$\phi_F = -\frac{E_F}{q}$
General formalism	$n = n_i \exp\left(\frac{\psi - \phi_F}{u_T}\right)$ $p = n_i \exp\left(\frac{\phi_F - \psi}{u_T}\right)$
Current equations	$j_n = qn\mu_n \mathcal{E} + qD_n \frac{dn}{dx} = n\mu_n \frac{dE_{FN}}{dx}$ $j_p = qp\mu_p \mathcal{E} - qD_p \frac{dp}{dx} = p\mu_p \frac{dE_{FP}}{dx}$
Einstein relation	$D = u_T \cdot \mu = \frac{kT}{q} \cdot \mu$
Excess recombination rate (electrons)	$R = \tilde{n} N_t c_n = \tilde{n} N_t v_{th} \sigma_n = \frac{\tilde{n}}{\tau_n}$

Continuity equation (electrons)  $\frac{d\tilde{n}}{dt} = \frac{1}{q} \frac{dj_n}{dx} - (R - G) = D_n \frac{d^2\tilde{n}}{dx^2} - \frac{\tilde{n}}{\tau_n}$

Excess carrier diffusion (electrons)  $\tilde{n}(x) = \tilde{n}_0 \exp\left(-\frac{x}{L_n}\right)$

$$L_n = \sqrt{D_n \tau_n}$$

Poisson's equation  $-\frac{d^2\psi(x)}{dx^2} = \frac{d\mathcal{E}(x)}{dx} = \frac{\rho(x)}{\epsilon_s}$

## 2. pn junction

Built-in potential

$$\phi_{bi} = u_T \ln\left(\frac{N_D N_A}{n_i^2}\right)$$

Depletion layer width

$$W = \sqrt{\left(\frac{2\epsilon_s (N_A + N_D)}{q N_A N_D}\right) (\phi_{bi} - V_A)}$$

Junction current (Shockley eq.)  
long diode

$$I = A(j_n + j_p) = -Aqn_i^2 \left(\frac{D_n}{N_A L_n} + \frac{D_p}{N_D L_p}\right) \left(\exp\left(\frac{V_A}{u_T}\right) - 1\right)$$

Gummel number

$$G = \int_0^L \frac{N(x)}{D(x)} dx$$

Diffusion capacitance

$$C_{diff} = \frac{1}{u_T} (\tau_n j_n + \tau_p j_p) \approx \frac{\tau}{u_T} j$$

## 3. Bipolar transistor

Current density (NPN)

$$j = -\frac{qn_i^2}{G} \left(\exp\left(\frac{V_{BE}}{u_T}\right) - 1\right)$$

Definitions

$$I_E = -(I_B + I_C)$$

$$\beta_F = \frac{I_C}{I_B}$$

Small signal model

$$i_B = g_\pi v_{BE} + g_\mu v_{BC}$$

$$i_C = g_m v_{BE} + g_0 v_{BC}$$

#### 4. MOS transistor

Charge storage

$$Q_n = -C_{ox}(V_{GB} - V_T)$$

Threshold voltage NMOS

$$V_T = V_{FB} + (2\phi_B + V_{SB}) + \frac{\sqrt{(2q\epsilon_s N_A (2\phi_B + V_{SB}))}}{C_{ox}}$$

Drain current NMOS (strong inversion)

$$I_D = \frac{\mu_n C_{ox} W}{L} \left[ \left( V_{GS} - 2\phi_B - \frac{V_{DS}}{2} \right) V_{DS} - \frac{2\gamma}{3} \left\{ (V_{SB} + 2\phi_B + V_{DS})^{1.5} - (V_{SB} + 2\phi_B)^{1.5} \right\} \right]$$

Drain current NMOS (weak inversion)

$$I_D = \frac{\mu_n W u_T}{L} \int_0^L \frac{dQ_n}{dx} dx = \frac{\mu_n W u_T}{L} Q_n = -\frac{\mu_n W u_T^2}{L} C_{dep} \exp\left(\frac{V_{GB} - \alpha\phi_B}{m \cdot u_T}\right)$$

Level 3 model (square law model)

$$I_D = \begin{cases} 0 & V_{GS} < V_T \\ \frac{KP}{2} \frac{W}{L_{eff}} (V_{GS} - V_T)^2 \cdot (1 + LAMBDA \cdot V_{DS}) & 0 < V_{GS} - V_T \leq V_{DS} \\ \frac{KP}{2} \frac{W}{L_{eff}} V_{DS} (2(V_{GS} - V_T) - V_{DS}) (1 + LAMBDA \cdot V_{DS}) & 0 < V_{DS} < V_{GS} - V_T \end{cases}$$

Capacitances in MOS

$$C_{GB} = C'_{GB} L_{eff}$$

$$C_{GS} = C_{ox} \left\{ 1 - \frac{2}{3} \left( \frac{V_{GS} - V_{DS} - V_T}{2(V_{GS} - V_T) - V_{DS}} \right)^2 \right\} + C'_{GS} W$$

$$C_{GD} = C_{ox} \left\{ 1 - \frac{2}{3} \left( \frac{V_{GS} - V_T}{2(V_{GS} - V_T) - V_{DS}} \right)^2 \right\} + C'_{GD} W$$

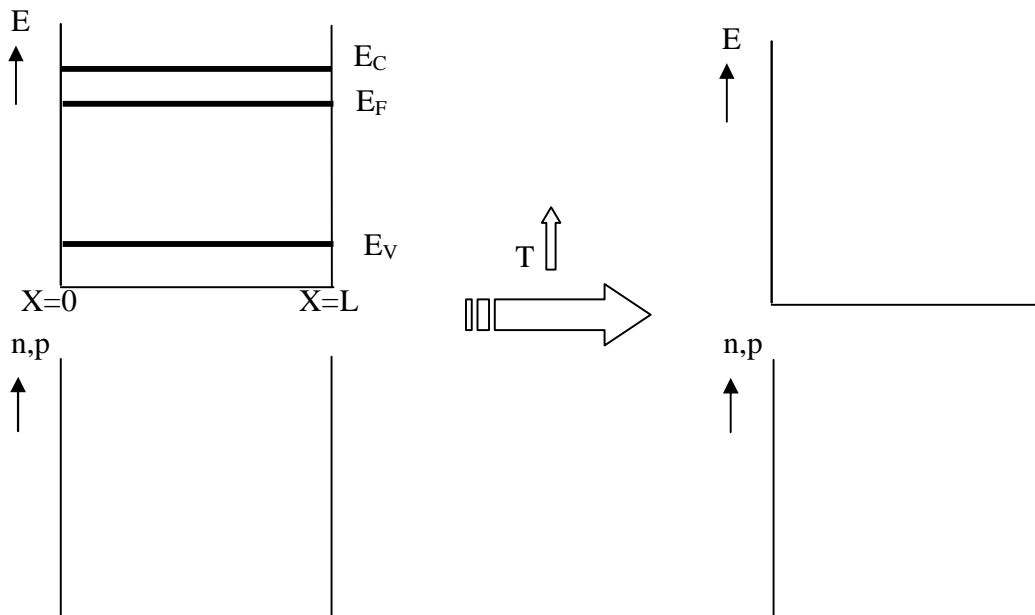
Small signal model

$$i_D = g_m v_{GS} + g_{ds} v_{DS} + g_{mbs} v_{BS}$$

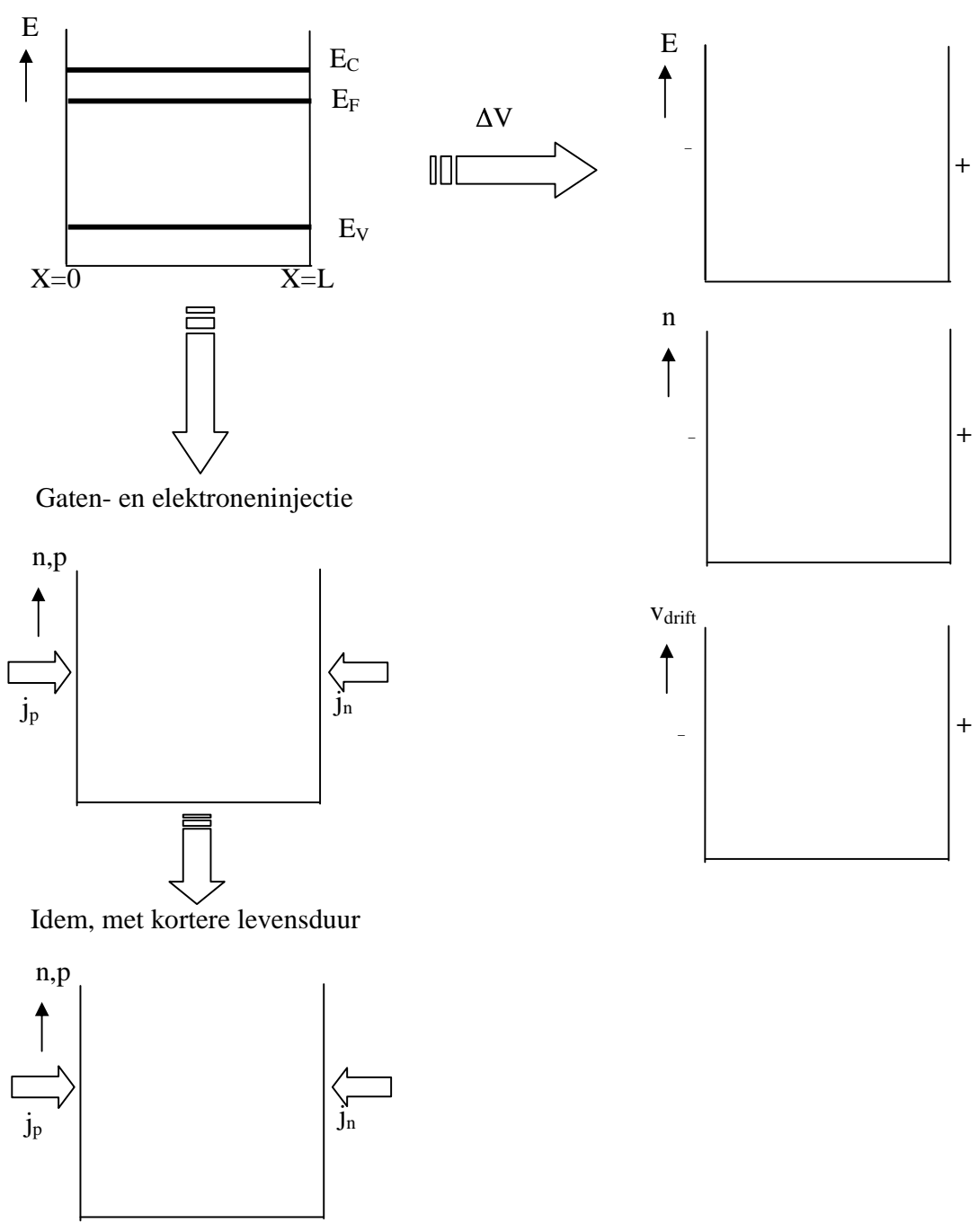
## Vraagstuk 1 Halfgeleiderfysika

Beschouw een 1-dimensionaal stukje silicium met lengte  $L$  (langer dan de diffusieweglengthe voor gaten en elektronen). Merk op dat voor alle schetsen de tentamenbladen gebruikt mogen worden, hoeft niet.

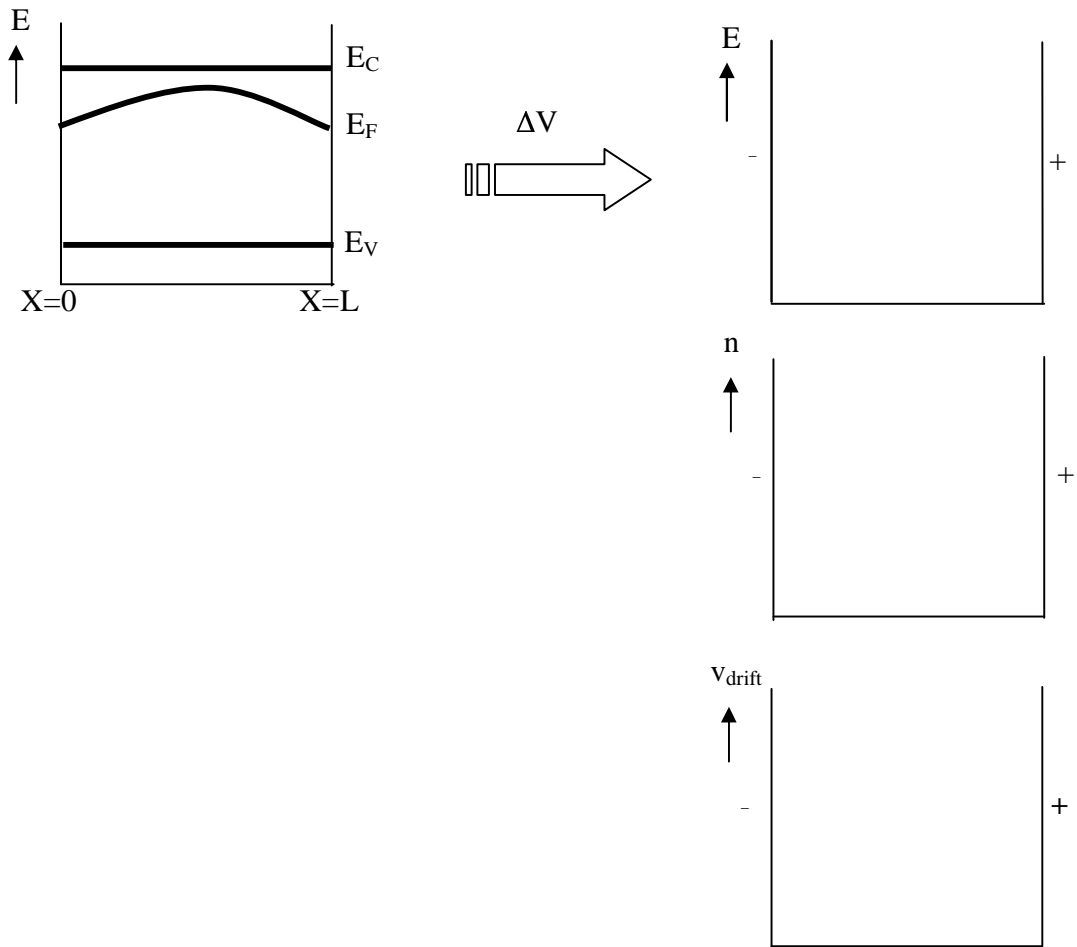
- a) Hieronder is het bandenplaatje gegeven. Maak daaronder een plaatje van de gaten- en elektronenconcentratie als functie van de plaats. Nu verhogen we de temperatuur in het hele stukje. Teken opnieuw de grafieken van de positie van het Fermi niveau en de elektronen- en gatenconcentratie. Verklaar kort je schetsen. (Arbitrale eenheden langs alle assen.)



- b) We nemen het zelfde stukje silicium en leggen een spanningsverschil aan tussen  $x=0$  en  $x=L$  ( $x=L$  is positief t.o.v.  $x=0$ , zie figuur hieronder). Teken het bandenplaatje in dit geval, de elektronenconcentratie als functie van de plaats en de driftsnelheid van de elektronen als functie van de plaats (arbitrale eenheden langs de assen). Verklaar kort de schetsen.
- c) We nemen weer hetzelfde stukje silicium en injecteren nu een constante stroom gaten op  $x=0$  en elektronen in dezelfde hoeveelheid elektronen op  $x=L$ . Schets nu de elektronen- en gatenconcentraties als functie van de plaats en verklaar kort je schetsen. Stel nu dat we een zelfde experiment doen met een stukje silicium met een kortere levensduur van de ladingsdragers. Schets nu de veranderingen van elektronen- en gatenconcentraties en verklaar je schetsen weer.



- d) We nemen nu een ander stukje 1-dimensionaal silicium waarvan de positie van het Fermi-niveau in de figuur gegeven is. Ook nu leggen we een spanningsverschil aan. Teken weer het veranderde bandenplaatje, de elektronenconcentratie en de driftsnelheid als functie van de plaats en verklaar de schetsen.



Waardering:

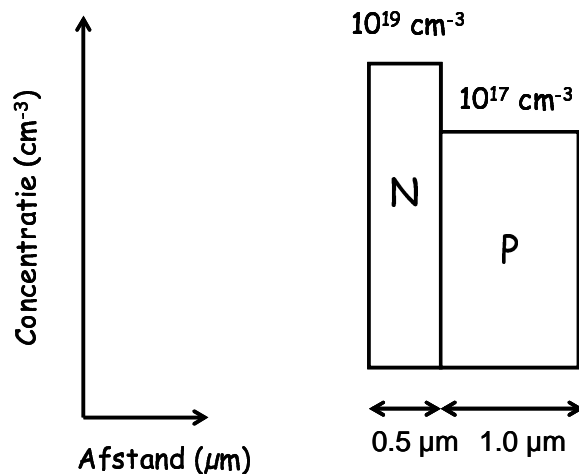
- a) 20
- b) 20
- c) 30
- d) 30

## Vraagstuk 2 pn-overgang

Het doping profiel van een één-dimensionale korte diode gemaakt van silicium is weergegeven in de figuur beneden. Aan beide uiteinden van de component is een metaalcontact.

Gemakshalve wordt er het volgende verondersteld:

1. de diode opereert bij kamertemperatuur ( $T=300\text{K}$ ),
2. de doping concentratie heeft geen invloed op parameters zoals de mobiliteit en verboden band (bandgap),
3. de metaalcontacten van de component gedragen zich “ohms”,
4. en de abrupte depletie benadering mag toegepast worden.



Veronderstel verder dat er sprake is van thermisch evenwicht in de diode, tenzij anders wordt vermeld.

- a) Wat is de functie van de diode?
- b) Schets voor de diode de ruimtelading als functie van de plaats en geef een korte toelichting.
- c) Schets ook het ingebouwde elektrische veld en de potentiaal voor de diode. Bij welke siliciumlaag (p-type of n-type) valt nu het grootste deel van de potentiaal? Verklaar je antwoord.
- d) Er wordt nu een extern aangelegde spanning van 0.5 V op de aansluitingen van de diode gezet. De diode staat nu in “doorlaat”. Schets op lineaire schaal de concentratie van de minderheidsladingsdragers in de quasi-neutrale gebieden. Schets deze voor elk quasi-neutraal gebied in een apart figuur en licht de schetsen toe.
- e) Wordt de totale stroom voornamelijk bepaald door de gatenstroom of door de elektronenstroom? Verklaar.
- f) Veronderstel dat de diffusiecapaciteit de belangrijkste oorzaak is voor de hoge

loop- of vertragingstijd  $\tau$  in de diode. Laat zien dat dan geldt dat  $\tau = \frac{dQ}{dJ} = \frac{L^2}{2 \cdot D}$

met  $L$  is de lengte van het quasi-neutrale gebied en  $D$  is de diffusiecoëfficiënt van de minderheidsladingsdrager. Leg uit wat welk deel van de diode de grootste



vertraging oplevert. Wat zou een reden kunnen zijn om steeds kleinere componenten te maken?

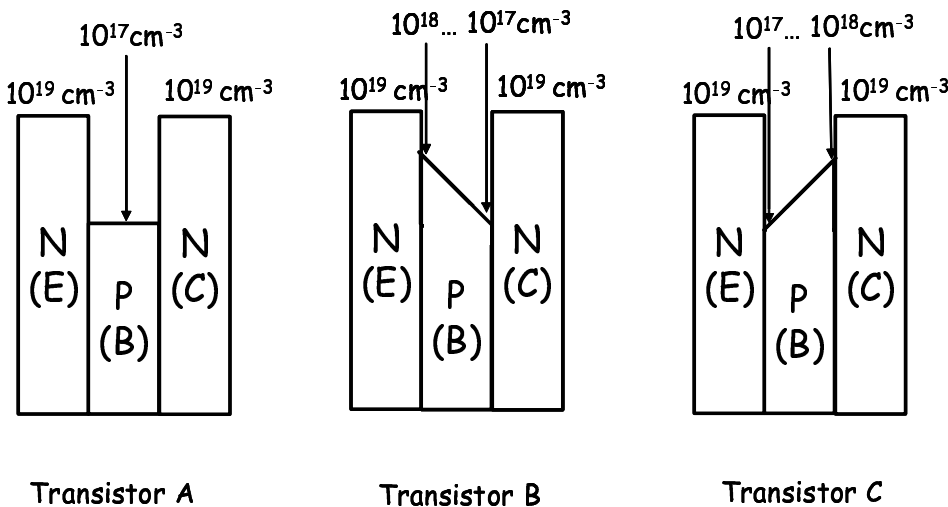
Waardering: a) 10 b) 10 c) 30 d) 20 e) 10 f) 20

### Vraagstuk 3 Bipolaire Transistor

De doping profielen van drie ideale één-dimensionale silicium bipolaire transistoren worden in het plaatje beneden op zelfde schaal weergegeven (E=emitter, B=basis & C=collector). De dimensies van deze transistoren zijn zodanig dat er slechts recombinatie aan de contacten is.

Gemakshalve worden er verschillende aannames verondersteld:

1. de transistoren opereren bij kamertemperatuur ( $T=300\text{K}$ ),
1. de doping concentratie heeft geen invloed op transportparameters zoals de mobiliteit en verboden band (bandgap),
2. de snelheidsverzadiging in de transistoren mag buiten beschouwing genomen worden,
3. de abrupte depletie benadering mag toegepast worden,
4. en de basisstroom wordt bepaald door de gaten.



Gegeven de collector-basis spanning 0V bedraagt en dat de transistoren in “forward-active” mode staan.

- a) Geef bij elk van de onderstaande stellingen aan of ze waar of niet waar zijn:
- (1) De collector stroomdichtheid van transistor B is noemenswaardig hoger dan die van C bij een voorwaartse basis-emitter spanning,
  - (2) De stroomversterking van transistor A is hoger dan die van B omdat bij B de basis stroomdichtheid lager is,
  - (3) De emitter-basis depletie capaciteit van transistor B is groter dan die van C.
- Leg uit.

- b) Schets de bandendiagram van transistor A bij thermisch evenwicht. Geef daarbij het volgende duidelijk aan: conductieband ( $E_c$ ), valentieband ( $E_v$ ), intrinsiek Fermi-niveau ( $E_{FI}$ ), Fermi-niveau ( $E_F$ ), depletiegebieden, emitter, basis, collector.
- c) Neem vanaf nu aan dat de depletielagen meegenomen moeten worden met de berekeningen. Gegeven dat de emitter-, basis- en collectorlengte van transistor A gelijk is aan  $0.3 \mu\text{m}$  en dat voor de basislooptijd geldt dat:

$$\tau_n = \frac{L_{NB}^2}{2 \cdot D_n}$$

- met  $L_{NB}$  is de neutrale basislengte. Bereken de verhouding van basis-emitter depletiecapaciteit (stel dat aanname 3 nog steeds opgaat) en de (basis) diffusiecapaciteit voor een basis-emitter spanning van  $0.75\text{V}$ . Waarom mag hier de emitter diffusiecapaciteit worden verwaarloosd?
- d) Geef het groot signaal vervangschema van een voorwaarts actieve (ideale) bipolaire transistor in common-emitter modus.

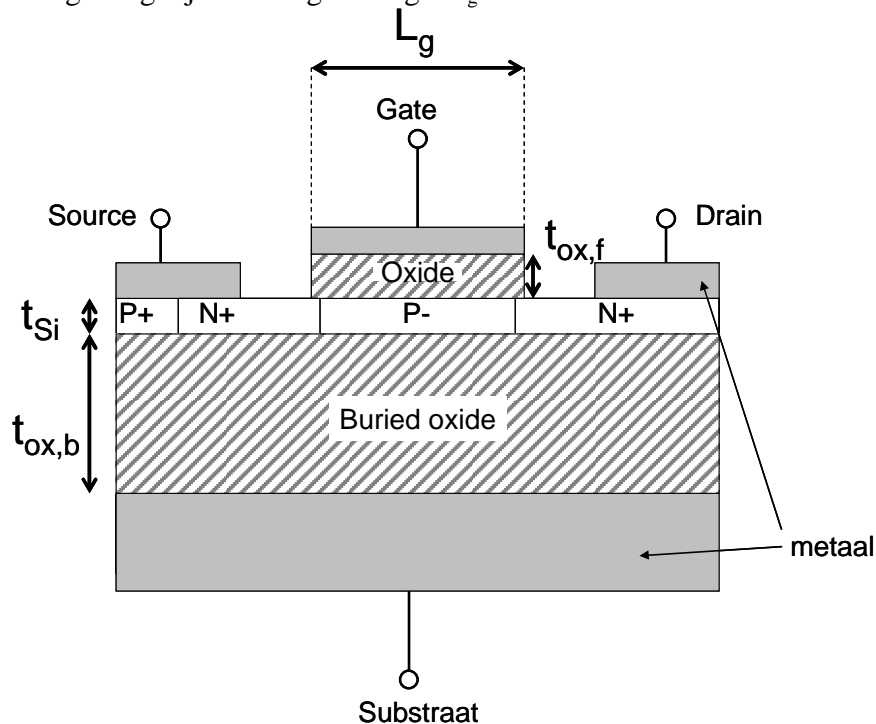
Waardering: a) 30 b) 25 c) 25 d) 20

## Opgave 4 MOS Transistor

Een schematische doorsnede van een geavanceerde MOSFET is in het plaatje beneden weergegeven.

Gemakshalve nemen we aan dat:

1. de transistor wordt gebruikt bij kamertemperatuur ( $T=300\text{K}$ ),
2. de stroomformules van de conventionele MOSFET voor dit type MOSFET toegepast kunnen worden. M.a.w. de siliciumlaagdikte  $t_{\text{Si}}$  is veel groter dan de depletielaag dikte geïnduceerd door de gate, dan wel door het substraat en er loopt een verwaarloosbare gate- dan wel substraatstroom,
3. het p- gedoteerde silicium kanaalgebied is kortgesloten met de Source in de derde dimensie (loodrecht op de tekening) via het p+ gebied,
4. de kanaallengte is gelijk aan de gate lengte  $L_g$ .



Merk verder op dat de MOSFET niet op schaal is getekend, maar in ieder geval geldt dat  $t_{\text{ox},b} \gg t_{\text{ox},f}$ , waardoor het substraat vooralsnog geen invloed heeft op de stroom, tenzij anders vermeld. Ook is het substraat kortgesloten met de source.

- a) Waar staat de afkorting “MOSFET” voor? Waarom zou het zo genoemd zijn?
- b) Gegeven dat de “flat-band”(vlakke band) spanning  $V_{\text{FB}}=0\text{ V}$ . Voor normaal bedrijf van de MOSFET kan voor de gate-source spanning het volgende gesteld worden:

$$V_{\text{GS}} = \frac{Q_{\text{dep}} + Q_{\text{inv}}}{C_{\text{ox}}} + \psi_s, \text{ waarbij de linkerterm de spanningsval over het oxide is en de}$$

rechterterm de surface potentiaal (en dus de spanningsval over het silicium) is. De linkerterm wordt bepaald door de depletielading  $Q_{\text{dep}}$ , de inversielading  $Q_{\text{inv}}$  en de oxide capaciteit, allemaal per eenheid oppervlakte. Stel nu dat  $V_{\text{GS}}$  in positieve waarde veranderd wordt. Welke van de gegeven lading is nu belangrijk voor de

volgende situaties in het kanaalgebied: depletie, zwakke inversie en sterke inversie.  
Leg uit.

- c) Vanaf nu fungeert het substraat als een tweede gate en is het dus niet langer kortgesloten met de source. Noem een mogelijk voordeel voor het gebruik van een tweede gate.
- d) Stel nu dat het p- gebied een doping heeft van  $N_B=10^{16} \text{ cm}^{-3}$ ,  $t_{\text{ox},f}=5 \text{ nm}$  en  $t_{\text{ox},b}=50 \text{ nm}$  en  $V_{\text{FB},b}$  van de MOSFET gereguleerd door de onderste gate 0V is. Bepaal nu de flatband spanning van de MOSFET gereguleerd door de bovenste gate voor de situatie dat de threshold spanningen van beide MOSFETs gelijk aan elkaar zijn. Hint: gebruik het formuleblad, en merk op dat  $\phi_B = u_T \ln\left(\frac{N_B}{n_i}\right)$ .

Waardering:

- a) 20  
b) 40  
c) 10  
d) 30