

**Examen Halfgeleiderdevices (121706)**

**Datum:** Woensdag, 30-01-2008

**Tijd:** 13.30-17.00 voor volledig tentamen\*)

**Plaats:** HO 9128

Dit tentamen omvat 4 onderdelen:

Halfgeleider Fysica	Vraagstuk 1
PN-overgang	Vraagstuk 2
Bipolaire Transistor	Vraagstuk 3
MOS Transistor	Vraagstuk 4

Studenten die in het curriculum 2007/08 een voldoende hebben gehaald voor de WASP test mogen vraagstuk 2 overslaan. In dat geval worden alleen de vraagstukken 1, 3 en 4 meegeteld voor het uiteindelijke tentamencijfer.

U wordt verzocht op uw tentamenformulier en tentamenbriefje aan te geven voor welk vak u tentamen doet.

Beschikbare tijd voor het tentamen:

Indien 3 vraagstukken worden gedaan:	3 uur tot 16.30 uur*)
Indien 4 vraagstukken worden gedaan:	3.5 uur tot 17.00 uur

Bijgeleverd: Formule en constantenblad.

Succes met het tentamen !!!

## Constants and equations Semiconductor Device Physics (Sept 2005)

Elementary charge:	$q=1.6 \cdot 10^{-19} \text{ C}$
Thermal voltage equivalent (@ room temperature):	$u_T=kT/q=0.025 \text{ V}$
Dielectric constant (permittivity) Silicon:	$\epsilon_{Si}=10^{-12} \text{ F/cm}$
Dielectric constant (permittivity) Silicon dioxide:	$\epsilon_{ox}=3.5 \cdot 10^{-13} \text{ F/cm}$
Intrinsic carrier concentration (if not given):	$n_i = \sqrt{2} \cdot 10^{10} \text{ cm}^{-3}$
Electron diffusion constant (if not given):	$D_n=30 \text{ cm}^2/\text{s}$
Hole diffusion constant (if not given):	$D_p=10 \text{ cm}^2/\text{s}$
Electron mobility (if not given):	$\mu_n=1200 \text{ cm}^2/\text{Vs}$
Hole mobility (if not given):	$\mu_p=350 \text{ cm}^2/\text{Vs}$

### 1. Semiconductor Physics (spatially in one dimension)

Fermi-Dirac distribution	$f(E) = \frac{1}{1 + \exp\left(\frac{E - E_F}{kT}\right)}$
Density of states (if not given)	$g(E) \sim 10^{47} \sqrt{E}$
Carrier concentrations	$n = N_C \exp\left(\frac{E_F - E_C}{kT}\right) = n_i \exp\left(\frac{E_F - E_{Fi}}{kT}\right)$ $p = N_V \exp\left(\frac{E_V - E_F}{kT}\right) = n_i \exp\left(\frac{E_{Fi} - E_F}{kT}\right)$
Electrostatic potential	$\psi = -\frac{E_{Fi}}{q}$
Fermi potential	$\phi_F = -\frac{E_F}{q}$
General formalism	$n = n_i \exp\left(\frac{\psi - \phi_F}{u_T}\right)$ $p = n_i \exp\left(\frac{\phi_F - \psi}{u_T}\right)$
Current equations	$j_n = qn\mu_n \mathcal{E} + qD_n \frac{dn}{dx} = n\mu_n \frac{dE_{Fn}}{dx}$ $j_p = qp\mu_p \mathcal{E} - qD_p \frac{dp}{dx} = p\mu_p \frac{dE_{Fp}}{dx}$
Einstein relation	$D = u_T \cdot \mu = \frac{kT}{q} \cdot \mu$
Excess recombination rate (electrons)	$R = \tilde{n} N_t c_n = \tilde{n} N_t v_{th} \sigma_n = \frac{\tilde{n}}{\tau_n}$

Continuity equation (electrons)

$$\frac{d\tilde{n}}{dt} = \frac{1}{q} \frac{dj_n}{dx} - (R - G) = D_n \frac{d^2\tilde{n}}{dx^2} - \frac{\tilde{n}}{\tau_n}$$

Excess carrier diffusion (electrons)

$$\tilde{n}(x) = \tilde{n}_0 \exp\left(-\frac{x}{L_n}\right)$$

$$L_n = \sqrt{D_n \tau_n}$$

Poisson's equation

$$-\frac{d^2\psi(x)}{dx^2} = \frac{d\mathcal{E}(x)}{dx} = \frac{\rho(x)}{\epsilon_s}$$

## 2. pn junction

Built-in potential

$$\phi_{bi} = u_T \ln\left(\frac{N_D N_A}{n_i^2}\right)$$

Depletion layer width

$$W = \sqrt{\left(\frac{2\epsilon_s (N_A + N_D)}{q N_A N_D}\right) (\phi_{bi} - V_A)}$$

Junction current (Shockley eq.)  
long diode

$$I = A(j_n + j_p) = -Aqn_i^2 \left(\frac{D_n}{N_A L_n} + \frac{D_p}{N_D L_p}\right) \left(\exp\left(\frac{V_A}{u_T}\right) - 1\right)$$

Gummel number

$$G = \int_0^L \frac{N(x)}{D(x)} dx$$

Diffusion capacitance

$$C_{diff} = \frac{1}{u_T} (\tau_n j_n + \tau_p j_p) \approx \frac{\tau}{u_T} j$$

## 3. Bipolar transistor

Current density (NPN)

$$j = -\frac{qn_i^2}{G} \left(\exp\left(\frac{V_{BE}}{u_T}\right) - 1\right)$$

Definitions

$$I_E = -(I_B + I_C)$$

$$\beta_F = \frac{I_C}{I_B}$$

Small signal model

$$i_B = g_\pi v_{BE} + g_\mu v_{BC}$$

$$i_C = g_m v_{BE} + g_o v_{BC}$$

#### 4. MOS transistor

Charge storage

$$Q_n = -C_{ox}(V_{GB} - V_T)$$

Threshold voltage NMOS

$$V_T = V_{FB} + (2\phi_B + V_{SB}) + \frac{\sqrt{(2q\epsilon_s N_A (2\phi_B + V_{SB}))}}{C_{ox}}$$

Drain current NMOS (strong inversion)

$$I_D = \frac{\mu_n C_{ox} W}{L} \left[ \left( V_{GS} - 2\phi_B - \frac{V_{DS}}{2} \right) V_{DS} - \frac{2\gamma}{3} \left\{ (V_{SB} + 2\phi_B + V_{DS})^{1.5} - (V_{SB} + 2\phi_B)^{1.5} \right\} \right]$$

Drain current NMOS (weak inversion)

$$I_D = \frac{\mu_n W u_T}{L} \int_0^L \frac{dQ_n}{dx} dx = \frac{\mu_n W u_T}{L} Q_n = -\frac{\mu_n W u_T^2}{L} C_{dep} \exp\left(\frac{V_{GB} - \alpha\phi_B}{m \cdot u_T}\right)$$

Level 3 model (square law model)

$$I_D = \begin{cases} 0 & V_{GS} < V_T \\ \frac{KP}{2} \frac{W}{L_{eff}} (V_{GS} - V_T)^2 \cdot (1 + LAMBDA \cdot V_{DS}) & 0 < V_{GS} - V_T \leq V_{DS} \\ \frac{KP}{2} \frac{W}{L_{eff}} V_{DS} (2(V_{GS} - V_T) - V_{DS}) (1 + LAMBDA \cdot V_{DS}) & 0 < V_{DS} < V_{GS} - V_T \end{cases}$$

Capacitances in MOS

$$C_{GB} = C'_{GB} L_{eff}$$

$$C_{GS} = C_{ox} \left\{ 1 - \frac{2}{3} \left( \frac{V_{GS} - V_{DS} - V_T}{2(V_{GS} - V_T) - V_{DS}} \right)^2 \right\} + C'_{GS} W$$

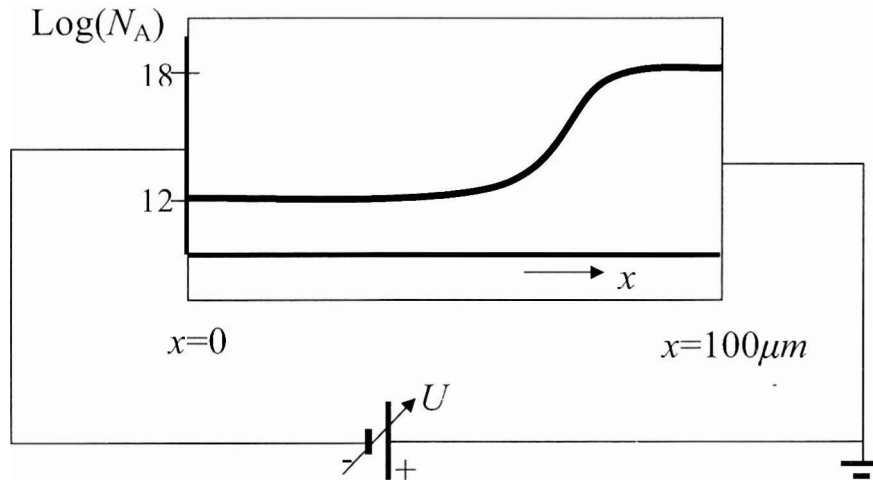
$$C_{GD} = C_{ox} \left\{ 1 - \frac{2}{3} \left( \frac{V_{GS} - V_T}{2(V_{GS} - V_T) - V_{DS}} \right)^2 \right\} + C'_{GD} W$$

Small signal model

$$i_D = g_m v_{GS} + g_{ds} v_{DS} + g_{mbs} v_{BS}$$

### Vraagstuk 1 Halfgeleiderfysika

Gegeven is een p-stukje silicium, inhomogeen gedoteerd met  $N_A$  (beschouw het als 1D), verbonden met een variabele batterij (kamertemperatuur, en ideale contacten):



- a) Schets het bandenplaatje, ingebouwd elektrisch veld (misschien als tussenstap ingebouwde ruimtelading) en ingebouwde potentiaal, in het geval  $U=0$  V.

$E_F$

$\rho=0$

$\mathcal{E}=0$

$V=0$

- b) Nu wordt de batterij op  $U=0,5$  V gebracht (polariteit zoals aangegeven). Het bandenplaatje verandert en hieronder is aangegeven hoe  $E_F$  zal lopen in dit geval

(strikt genomen is dit het –quasi-Fermi niveau van de elektronen, negeer het gaten quasi-Fermi niveau voor de eenvoud). Verklaar dat en maak het bandenplaatje af. (Het blokje is langer dan de diffusieweglengthes voor gaten en elektronen.)



- c) Door de batterij wordt de elektronenconcentratie op  $x=0 \mu m$  continue op  $10^{15} cm^{-3}$  gehouden. Schets het verloop van de gaten- en elektronenconcentraties en verklaar kort de curves.
- d) In het geval van c) (en b) natuurlijk ook) treden diffusie- en driftprocessen op. Beschrijf kort waar drift en diffusie optreedt, welke ladingdragers het betreft en waar eventueel recombinatie optreedt.

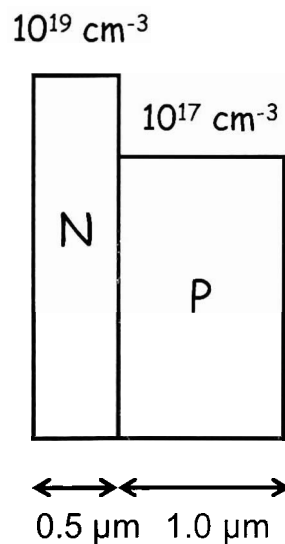
Waardering: a) 30, b) 20, c) 30 en d) 20 punten.

## Vraagstuk 2 PN-overgang

Het doping profiel van een één-dimensionale korte (ideale) diode is weergegeven in de figuur beneden. De diode is volledig gemaakt van silicium (Si). Aan beide uiteinden van de diode is een metaalcontact.

Gemakshalve wordt er verondersteld dat:

1. de diode wordt gebruikt bij kamertemperatuur ( $T=300\text{K}$ ),
2. de doping concentratie geen invloed heeft op transportparameters zoals de mobiliteit en verboden band (bandgap),
3. de metaalcontacten van de componenten zich "Ohms" gedragen,
4. en de abrupte depletie benadering toegepast mag worden.



Veronderstel verder dat er sprake is van thermisch evenwicht in de diode, tenzij anders wordt vermeld.

- a) Schets voor de diode de ruimtelading als functie van de plaats en geef een korte toelichting.
- b) Bereken de ingebouwde potentiaal en depletielaagdikte. Gebruik hiervoor de parameters gegeven op het formuleblad.
- c) Schets ook het ingebouwde elektrische veld en de potentiaal en verklaar. Bij welke silicium laag (n-type of p-type) valt nu het grootste deel van de ingebouwde potentiaal? Verklaar je antwoord. Bereken ook het maximale elektrische veld bij deze situatie.
- d) Nu wordt er een 1V sperspanning aangebracht op de diode. Schets het elektrische veld. Bereken nu de depletielaagdikte en het maximale elektrische veld.
- e) Schets de depletiecapaciteit (per eenheid oppervlakte) van de diode als functie van de sperspanning. Stel nu dat er doorslag (breakdown) optreedt bij een maximale elektrisch veld van  $6 \cdot 10^5 \text{ V/cm}$ , tot welke spanning kunnen we nu deze variabele capaciteit ("varicap") gebruiken?

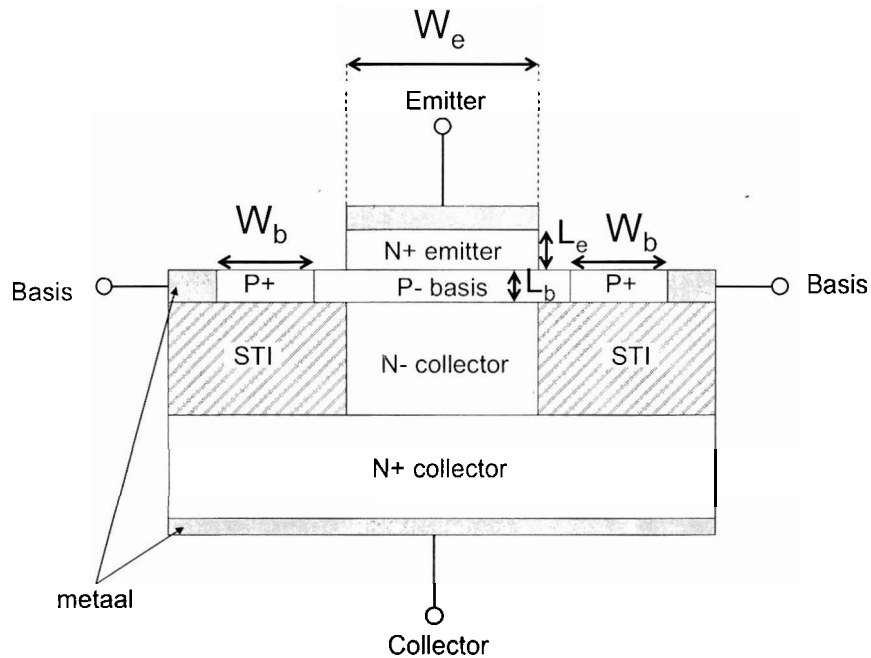
Waardering: a) 20, b) 20, c) 20, d) 20 en e) 20 punten

### Vraagstuk 3 Bipolaire Transistor

Een schematische doorsnede van een silicium bipolaire transistor is in het plaatje beneden weergegeven. De dimensies van deze transistor zijn zodanig dat er slechts recombinatie aan de metaalcontacten is.

Gemakshalve wordt er verondersteld dat:

1. de transistor wordt gebruikt bij kamertemperatuur ( $T=300\text{K}$ ),
1. de doping concentratie geen invloed heeft op transportparameters zoals de mobiliteit en verboden band (bandgap),
2. de snelheidsverzadiging in de transistor buiten beschouwing mag genomen worden,
3. de depletie-lagen verwaarloosd mogen worden en de weergegeven gedoteerde gebieden een constante dotering hebben als functie van de dimensies.



Het basiscontact is gescheiden van de collector door middel van de zogenaamde shallow-trench isolatie (STI) gemaakt van silicium-dioxide. Verder is de p+ dotering  $N_{A,p+}$  van de basis (onder het contact) veel hoger dan de p- dotering (onder de emitter)  $N_{A,p-}$ , zodanig dat  $N_{A,p+} \cdot W_b \gg N_{A,p-} \cdot W_e$ . De derde dimensie van de transistor loodrecht op het papier is  $Z$  cm.

Veronderstel verder dat stroomspreading geen rol speelt en dat dus alle stroomcomponenten schalen met de weergegeven dimensies.

- a) Geef aan welke van de onderstaande parameters/processen in de halfgeleider fysica belangrijk zijn voor de voorwaartse (lage) injectie stromen in de bipolaire transistor: meerderheidsladingsdragers, minderheidsladingsdragers, diffusie en drift. Geef een toelichting.



- b) Geef een uitdrukking voor de collectorstroom**dichtheid** (per eenheid oppervlak) en collectorstroom. Door welke dimensies wordt de collectorstroom bepaald (zie ook de doorsnede boven)?
- c) Geef een uitdrukking voor de basisstroom**dichtheid** (per eenheid oppervlak) en basisstroom. Druk deze uit in de dimensies zoals weergegeven in het plaatje.
- d) Wanneer denk je dat de basisstroom door de basisdimensies wordt bepaald en niet door de emitterdimensies?
- e) Geef het klein signaal vervangschema van een voorwaarts actieve (ideale) bipolaire transistor in common-emitter modus. Welke capaciteit zou door de STI verlaagd zijn t.o.v. een conventionele planaire bipolaire transistor (dus zonder STI)? Verklaar je antwoord.

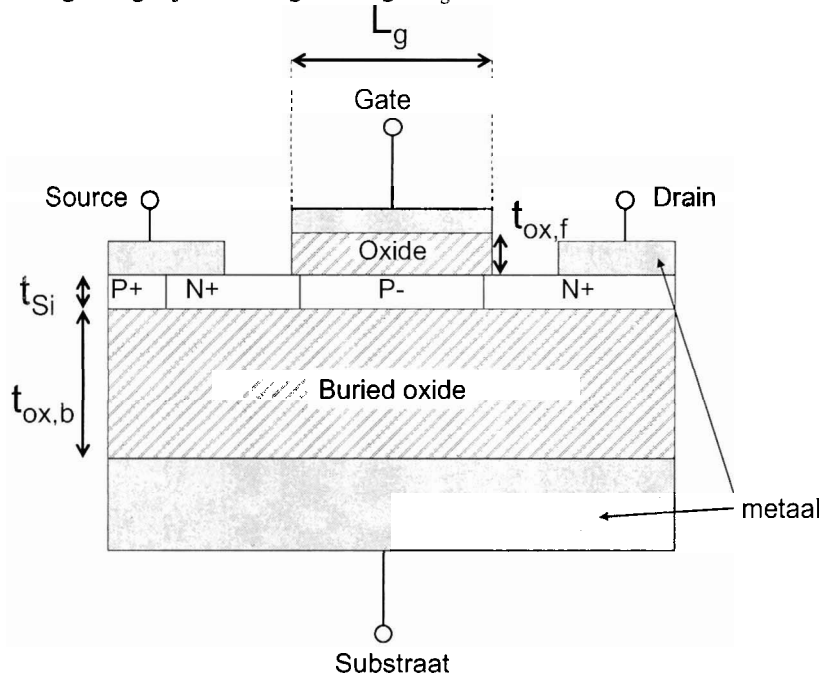
Waardering: a) 20, b) 20, c) 20, d) 10 en e) 30 punten

### Opgave 4 MOS Transistor

Een schematische doorsnede van een geavanceerde MOSFET is in het plaatje beneden weergegeven.

Gemakshalve nemen we aan dat:

1. de transistor wordt gebruikt bij kamertemperatuur ( $T=300\text{K}$ ),
2. de stroomformules van de conventionele MOSFET voor dit type MOSFET toegepast kunnen worden. M.a.w. de siliciumlaagdikte  $t_{\text{Si}}$  is veel groter dan de breedte van de door de gate, dan wel het substraat geïnduceerde depletielagen en er loopt een verwaarloosbare gate- dan wel substraatstroom,
3. het p- gedoteerde silicium kanaalgebied is kortgesloten met de Source in de derde dimensie (loodrecht op de tekening) via het p+ gebied,
4. de kanaallengte is gelijk aan de gate lengte  $L_g$ .



Merk verder op dat de MOSFET niet op schaal is getekend, maar in ieder geval geldt dat  $t_{\text{ox,b}} > t_{\text{ox,f}}$ . Veronderstel dat het substraat is kortgesloten met de Source en o.a. daardoor geen invloed heeft op de stroom.

- a) Waar staat de afkorting "MOSFET" voor?
- b) Gegeven de uitree-arbeid ("workfunction") van het gate-metaal  $\phi_m$  is  $5 \text{ eV}$ , de elektronenaffiniteit van het silicium  $\chi$  is  $4.1 \text{ V}$ , de effectieve toestandsdichtheid in de valentieband  $N_V$  is  $3 \cdot 10^{19} \text{ cm}^{-3}$  en de bandgap van Si is  $1.1 \text{ eV}$ . Bereken de dopingconcentratie in het p- kanaalgebied voor de situatie dat de vlakke band spanning  $V_{\text{FB}}$  gelijk aan  $0 \text{ V}$  is. Hint: teken een schematisch bandendiagram bij thermisch evenwicht voor de vlakke band situatie met de daarbij gegeven parameters.
- c) Gegeven dat  $V_{\text{FB}}=0 \text{ V}$  is, beschrijf in woorden wat er gebeurt als de Gate-Source spanning met positieve waarde toeneemt. Gebruik hiervoor de volgende

kernbegrippen: depletie, zwakke inversie en sterke inversie. Verklaar wanneer en waarom er een maximale depletielaag onder de gate gevormd wordt.

- d) Deze transistor is moeilijker en duurder om te maken dan de normale transistor, waarbij geen "buried oxide" laag gebruikt wordt. Maar deze transistor vertoont beter gedrag bij hoge frequenties. Leg uit wat hier de oorzaak van is.
- e) Wanneer het substraat en de gate worden kortgesloten, verandert de werking van deze transistor. Beschrijf (met toelichtende tekeningen) hoe deze transistor functioneert in de aan- en uittoestand. Wat is het grote voordeel van het kortsluiten van gate en substraat?

Waardering:

- a) 10
- b) 30
- c) 20
- d) 10
- e) 30